

TI 製 DSP スタータキット(DSK)対応

DSP 多チャンネルアナログ入出力拡張ボード

DSK6713IF-A 同時変換 200ksps A/D8ch,D/A4ch

DSK6713IF-B 同時変換 200ksps A/D4ch,D/A2ch

DSK6713IF-C 同時変換 200ksps A/D2ch,D/A2ch

DSK6416IF-A 同時変換 200ksps A/D8ch,D/A4ch

DSK6416IF-B 同時変換 200ksps A/D4ch,D/A2ch

DSK6416IF-C 同時変換 200ksps A/D2ch,D/A2ch

DSK5510IF-A 同時変換 200ksps A/D8ch,D/A4ch

DSK5510IF-B 同時変換 200ksps A/D4ch,D/A2ch

DSK5510IF-C 同時変換 200ksps A/D2ch,D/A2ch

DSK5416IF-A 同時変換 200ksps A/D8ch,D/A4ch

DSK5416IF-B 同時変換 200ksps A/D4ch,D/A2ch

DSK5416IF-C 同時変換 200ksps A/D2ch,D/A2ch

ハードウェア テクニカル・マニュアル

1. DSP,多チャンネルアナログ入出力拡張ボードの概要

TMS320C6713/6416T/5510/5416DSK 対応アナログ拡張インターフェースは、TI製スターキット（以下DSKと称します）に接続して、高精度な多チャンネルデジタル信号処理技術の研究や高機能なDSPアプリケーションの開発など幅広くご利用いただけます。

2. 対応 DSK と製品型名

DSK 型名	TMS320C6713DSK		
当社型名	DSK6713IF-A	DSK6713IF-B	DSK6713IF-C
A/D 変換	8 チャンネル	4 チャンネル	2 チャンネル
D/A 変換	4 チャンネル	2 チャンネル	2 チャンネル
DSK 型名	TMS320C6416DSK		
当社型名	DSK6416IF-A	DSK6416IF-B	DSK6416IF-C
A/D 変換	8 チャンネル	4 チャンネル	2 チャンネル
D/A 変換	4 チャンネル	2 チャンネル	2 チャンネル
DSK 型名	TMS320C5510DSK		
当社型名	DSK5510IF-A	DSK5510IF-B	DSK5510IF-C
A/D 変換	8 チャンネル	4 チャンネル	2 チャンネル
D/A 変換	4 チャンネル	2 チャンネル	2 チャンネル
DSK 型名	TMS320C5416DSK		
当社型名	DSK5416IF-A	DSK5416IF-B	DSK5416IF-C
A/D 変換	8 チャンネル	4 チャンネル	2 チャンネル
D/A 変換	4 チャンネル	2 チャンネル	2 チャンネル

3. 特長

多チャンネル同時変換アナログ入力

最大 8 チャンネルのアナログ入力、入力信号は 16 ビット A/D コンバータで同時変換されるため、全チャンネル同位相でのアナログデータの取得できます。

多チャンネル同時変換アナログ出力

最大 4 チャンネルのアナログ出力、出力信号は 16 ビット D/A コンバータで同時変換され、全チャンネル同位相でのアナログデータの出力ができます。

サンプリングクロック制御機能

プログラムから変換を行うポーリング方式や、クロックに同期して周期的に変換を行う割り込み方式が用意されております。

またボード上のサンプリングクロックジェネレータの選択はボード上のディップスイッチがプログラムによりレジスタの設定で行うことができます。

なおサンプリング周波数は 1kHz ~ 200kHz まで 3 2 段階の選択が可能です。

外部サンプリングクロック入出力機能

ボード上で選択可能なサンプリング周波数以外の周波数でサンプリングを行いたい場合を考慮して外部サンプリング入力回路が用意されております。

またサンプリングクロックは外部出力されますので他システムとの同期したサンプリングが可能です。

デジタル入出力機能

TTL レベルのデジタル入力 8 回路、デジタル出力 10 回路を備えております。

2 種類の設定方法

主要なパラメータの設定は、ボード上のディップスイッチでも行うことができるためプログラムによる設定レジスタへの煩雑な設定をする必要がありません。また高機能な動作設定はプログラムから設定レジスタを介して行うことで、高度なシステムへの利用も可能です。

ユーザスイッチとモニタ LED

デバックに便利な、ユーザスイッチ 4 回路とモニタ LED 4 回路を搭載しております。

入出力ケーブル、ターミナルボードを付属

外部との接続に便利な入出力ケーブル、ターミナルボードを付属しているため、ご購入直後からプログラムのデバック作業が行えます。

サンプルプログラムを付属

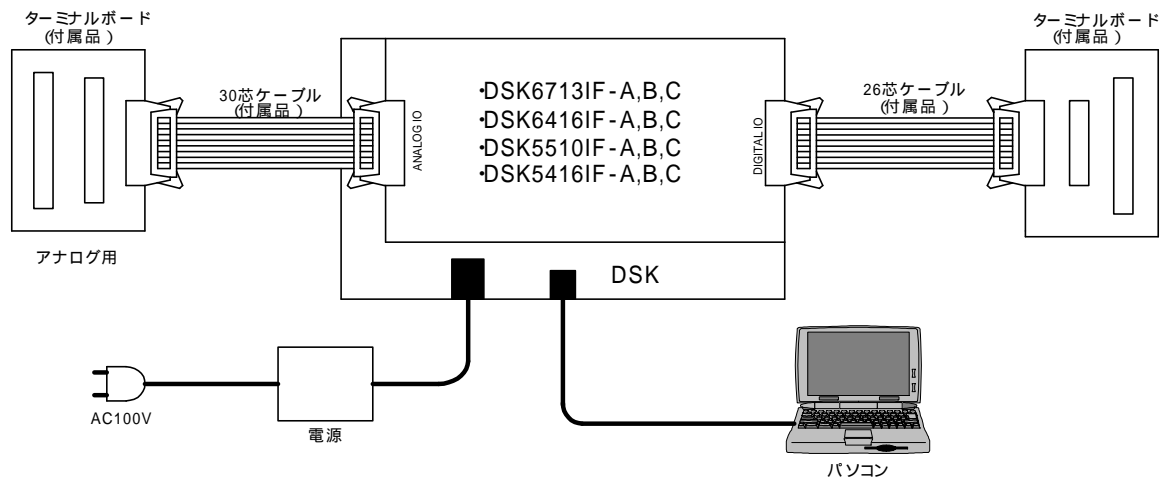
各種入出力処理のサンプルプログラムを付属しているため、ユーザプログラムを追加することで容易に各種ユーザアプリケーションが実現できます。

4. 用途

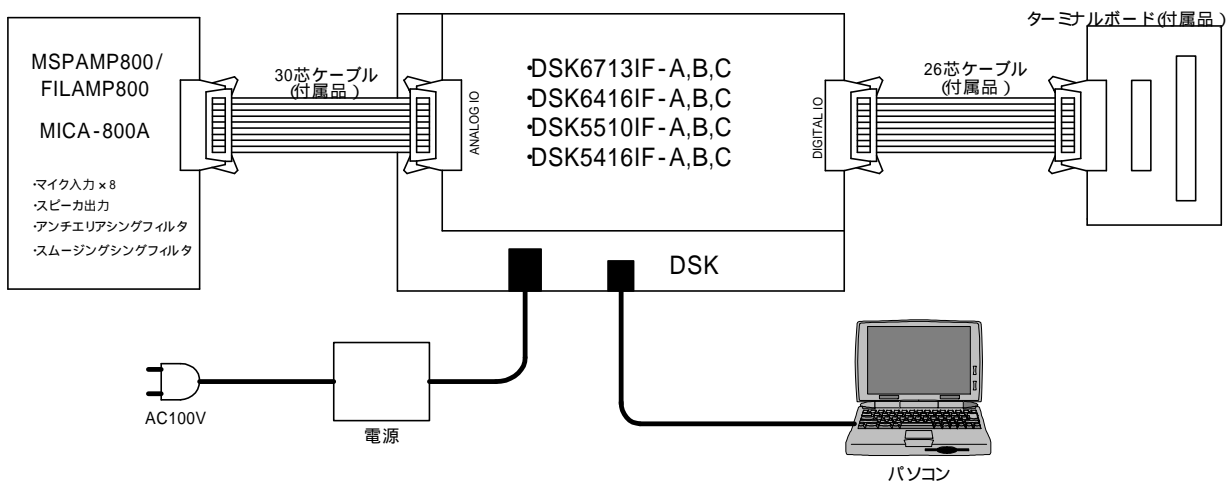
音声信号処理・デジタルサーボ・デジタル信号処理・適応信号処理・振動解析
スペクトル分析・生体信号処理など

5. 構成図

5.1 ターミナルボードから直接入力する場合



5.2 当社製マイク・スピーカアンプ入力する場合



入出力信号のレベルマッチングを行いたい場合、**レベルマッチングアンプ** SIA-100/SOA-100 が用意されております。**ご相談ください。**

6. 主な仕様

A/D 変換部

	DSK6713IF-A DSK6416IF-A DSK5510IF-A DSK5416IF-A	DSK6713IF-B DSK6416IF-B DSK5510IF-B DSK5416IF-B	DSK6713IF-C DSK6416IF-C DSK5510IF-C DSK5416IF-C
入力チャンネル数	8	4	2
入力形式	全チャンネル同時変換		
入力信号	チャンネル毎に AC, DC 結合の選択が可能		
入力電圧	±1V ~ ±10V(チャンネル毎に設定可能)		
調整用ボリューム	LEVEL, GAIN, OFFSET チャンネルごとに調整可能		
A/D 変換主要仕様	最高サンプリング周波数 200kHz 16 ビット		
サンプリングクロック	・内部サンプリングクロック・AD 用外部クロック端子・DSPTimer0 出力, DSPTimer1 出力 (プログラムによるポーリングも可能)		
内部サンプリングクロック周波数	1kHz ~ 200kHz (段階的に選択可)		
変換方式	逐次比較方式		
入力インピーダンス	10k		

D/A 変換部

	DSK6713IF-A DSK6416IF-A DSK5510IF-A DSK5416IF-A	DSK6713IF-B DSK6416IF-B DSK5510IF-B DSK5416IF-B	DSK6713IF-C DSK6416IF-C DSK5510IF-C DSK5416IF-C
出力チャンネル数	4	2	2
出力形式	全チャンネル同時変換		
出力信号	DC 結合		
出力レンジ	±1V		
調整用ボリューム	GAIN, OFFSET チャンネルごとに調整可能		
D/A 変換主要仕様	最高変換周波数 200kHz 16 ビット		
変換クロック	・内部変換クロック・DA 用外部クロック端子・DSPTimer0・AD 変換サンプリングクロック		
内部変換クロック周波数	1kHz ~ 200kHz (段階的に選択可)		

デジタル入出力

外部入力	8 ビット TTL レベル
外部出力	8 ビット TTL レベル, 2 ビット TTL レベル
ユーザ入力	4 回路のディップスイッチ
ユーザ出力	4 回路のモニタ LED

物理仕様他

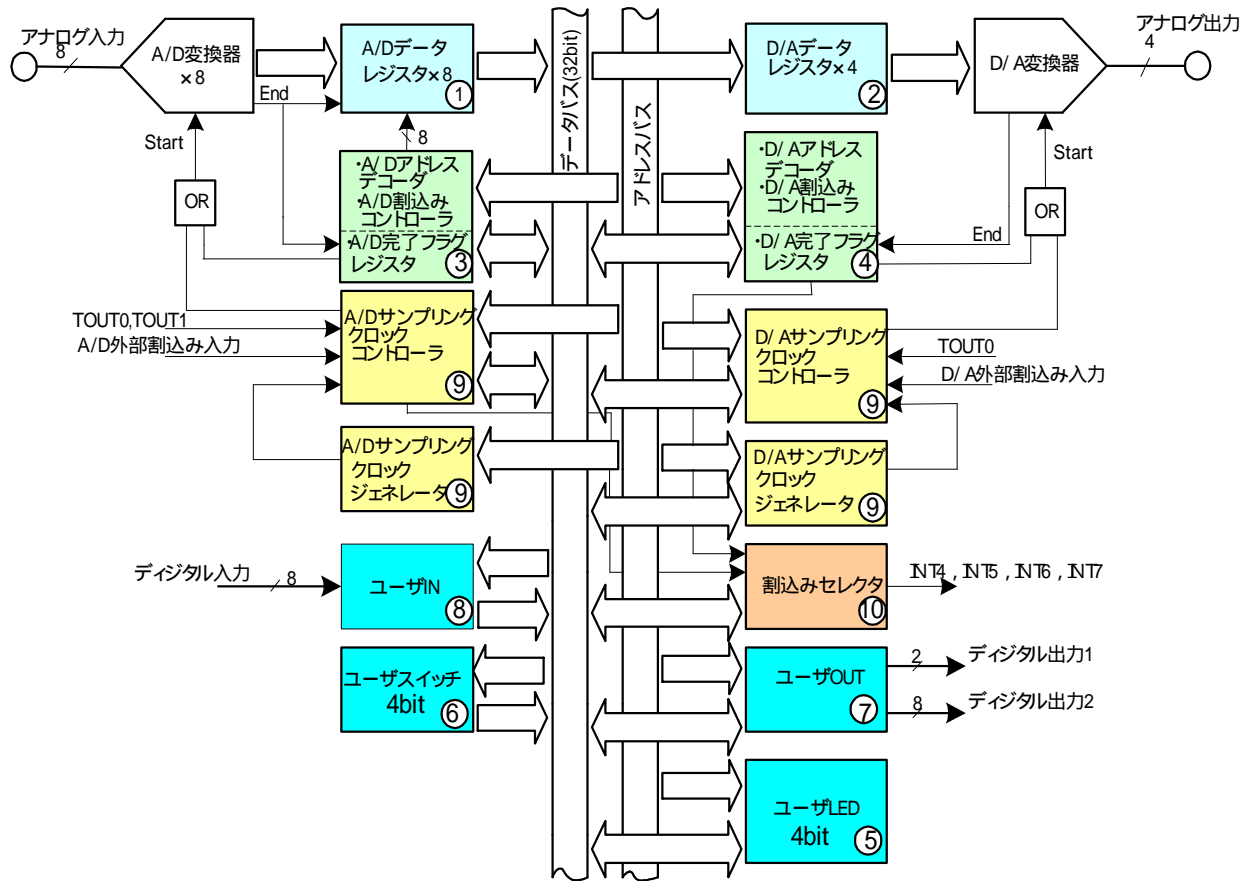
電源	+5V DSK から供給
外形寸法	190 (W) × 86 (D) × 10 (H)
接続コネクタ	アナログ入出力: 30 芯フラットケーブルコネクタ (2.54mm ピッチ) デジタル入出力: 26 芯フラットケーブルコネクタ (2.54mm ピッチ)
付属品	・ターミナルポート・入力ケーブル, 取扱説明書・サンプルプログラム, ・ジャンパーソケット・ネジ小物一式

7. レジスタマップ一覧

アドレス(h)	名 称	説 明
A000 0000	Ch0 A/D 変換データレジスタ	Ch0 の A/D 変換結果が格納されます。
A000 0004	Ch1 A/D 変換データレジスタ	Ch1 の A/D 変換結果が格納されます。
A000 0008	Ch2 A/D 変換データレジスタ	Ch2 の A/D 変換結果が格納されます。
A000 0008	Ch3 A/D 変換データレジスタ	Ch3 の A/D 変換結果が格納されます。
A000 0010	Ch4 A/D 変換データレジスタ	Ch4 の A/D 変換結果が格納されます。
A000 0014	Ch5 A/D 変換データレジスタ	Ch5 の A/D 変換結果が格納されます。
A000 0018	Ch6 A/D 変換データレジスタ	Ch6 の A/D 変換結果が格納されます。
A000 001C	Ch7 A/D 変換データレジスタ	Ch7 の A/D 変換結果が格納されます。
A000 001C	Ch0 D/A 変換データレジスタ	Ch0 の D/A 変換データをストアします。
A000 0024	Ch1 D/A 変換データレジスタ	Ch1 の D/A 変換データをストアします。
A000 0028	Ch2 D/A 変換データレジスタ	Ch2 の D/A 変換データをストアします。
A000 002C	Ch3 D/A 変換データレジスタ	Ch3 の D/A 変換データをストアします。
A000 0060	A/D 変換スタート/完了フラグレジスタ	プログラムからポーリングにて A/D 変換を開始する場合に使用します。変換完了時も取得できます。
A000 0064	D/A 変換スタート/完了レジスタ	プログラムからポーリングにて D/A 変換を開始する場合に使用します。変換完了時も取得できます。
A000 0080	ユーザ LED ポート	DSKIF 上の LED の点灯/消灯を制御します。デバッグなどに使用すると便利です。
A000 0084	ユーザスイッチポート	DSKIF 上のユーザ-SW の値を取得します。デバッグなどに使用すると便利です。
A000 0090	デジタル出力 1 ポート	外部出力端子制御ポートです。
A000 0094	デジタル出力 2 ポート	外部出力端子制御ポートです。
A000 0098	デジタル入力ポート	外部入力端子取得ポートです。
A000 00C0	設定レジスタ 1 (サンプリングクロックジェネ)	A/D および D/A に対するクロックソース選択とクロック周波数の設定を行います。
A000 00C4	設定レジスタ 2 (割込みセレクト)	A/D および D/A に対する割込みポートの選択と割込み許可・不許可をおこないます。

上記アドレスは TMS320C6713DSK/TMS320C6416DSK に適用します。

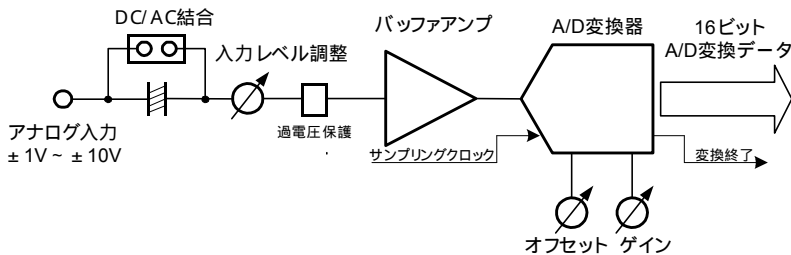
8. ブロック図



9. A/D 変換部および D/A 変換部の詳細

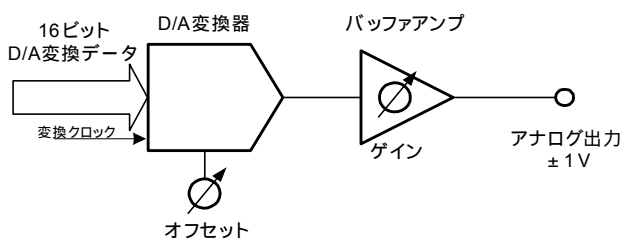
9.1 A/D 変換部の構成

A/D 変換器を A タイプでは 8 個、B タイプでは 4 個、C タイプでは 2 個搭載しています。A/D 変換器を複数個搭載することにより同時変換を実現しています。



9.2 D/A 変換部の構成

D/A 変換器を A タイプでは 4 個、B タイプでは 2 個、C タイプでは 2 個搭載しています。D/A 変換器を複数個搭載することにより同時変換を実現しています。



10.各レジスタ及び入出力ポートの内容

10.1 A/D 変換データレジスタ

- (1). A/D 変換完了で全チャンネル同時に本レジスタに格納され、格納された結果は次のサンプルクロックでの A/D 変換完了まで保持されます。
- (2). 取得される A/D 変換データは 16 ビットで、レジスタの下位 16 ビットに格納され、上位 16 ビットは取得した値に準じた符号が格納（符号拡張）されます。
よって 32 ビットでのリードを行うことができます。

10.2 D/A 変換データレジスタ

- (1). D/A 変換を行うデータを格納するレジスタです。変換データは全チャンネル同時にデジタル - アナログ変換されます。また変換されたアナログ出力は次の D/A 変換までのあいだ保持されます。
- (2). D/A 変換データは 32 ビット、もしくは下位 16 ビットにライトしてください。SignBit には DATA Bit15 に従いストアされ符号拡張が行われます。(Bit31 ~ 16 へのライトデータは無視されます。) D/A 変換は DATA Bit15 ~ 0 をもとに行われます。なお本レジスタはリードも可能です。

10.3 A/D 変換開始トリガ/完了フラグレジスタ

- (1).プログラムから A/D 変換開始トリガ”1”をセットします。
- (2).A/D 変換完了で A/D 変換データレジスタに変換データは保持され、変換完了フラグ”1”が本レジスタにセットされます。 ”0”を書き込むことでクリアされます

10.6 D/A 変換開始トリガ/完了フラグレジスタ

- (1). D/A 変換データレジスタ変換データを書き込み D/A 変換開始トリガ”1”をセットします。
- (2).D/A 変換完了で変換完了フラグ”1”がセットされ、”0”を書き込むことでクリアされます。

10.7 設定レジスタ 1

A/D 及び D/A のためのサンプリングクロックコントローラでクロックソースの選択及びサンプリングクロック周波数の設定用レジスタです。

- (1).A/D のクロックソースは下記の通りとし設定レジスタ 1 により設定します。

A/D 変換サンプリングクロックジェネレータ
A/D 変換外部サンプリングクロック入力端子
DSP Timer0 出力 (TOUT0)
DSP Timer1 出力 (TOUT1)

- (2).D/A のクロックソースは下記の通りとし設定レジスタ 1 により設定します。

A/D 変換サンプリングクロックコントローラ
D/A 変換外部クロック端子
D/A 変換クロックジェネレータ
DSP Timer1 出力

- (3).A/D 及び D/A のサンプリングクロックの周波数は下記とする。

kHz

1.0	4.0	12.5	32.0	80.0	200.0
1.2	5.0	15.0	40.0	100	-
1.5	6.0	16.0	48.0	120.0	-
2.0	8.0	20.0	50.0	125.0	-
2.5	10.0	25.0	60.0	150.0	-
3.0	12.0	30.0	75.0	160.0	-

10.8 設定レジスタ 2

A/D および D/A に対する・割込可・不可・割込みポートの選択をおこなうための設定レジスタです。

- (1).A/D または D/A 変換完了時・割込み可・不可の設定をおこないます。
- (2).A/D または D/A 変換完了時の DSK に対する割り込みポートの選択で INT4,INT5,INT6,INT7 の内いずれかを選択します。

10.9 デジタル出力ポート 1.2

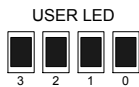
名 称	ビット数	出力レベル	出力電流 IOL
ユーザ出力 1	2bit	TTL 5V	8mA
ユーザ出力 2	8bit	TTL 5V	8mA

10.10 デジタル入力ポート

ビット数 : 8bit
入力レベル : TTL 5V
入力プルアップ抵抗 : 33 k

10.11 ユーザ LED ポート

ボード上に 4 個の LED を搭載し点灯/消灯を制御します。デバッグなどに使用すると便利です。



10.12 ユーザスイッチポート

ボード上に 4 個のユーザーSW を搭載し値を取得します。デバッグなどに使用すると便利です。



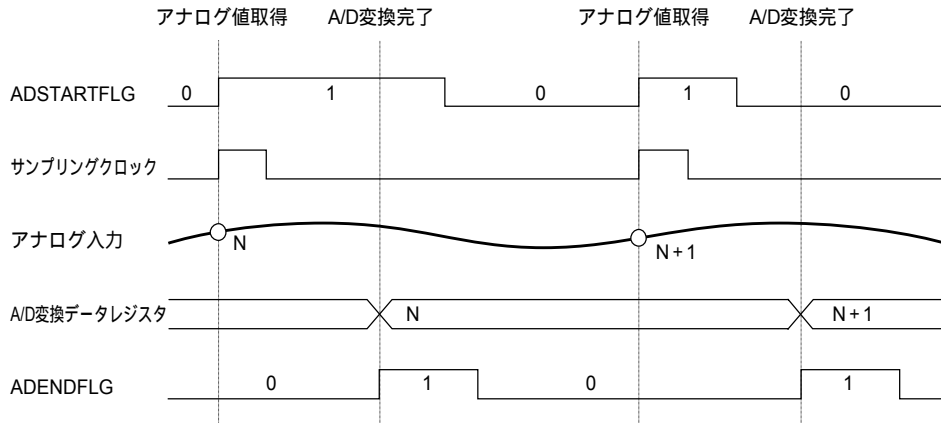
1.1.動作説明

1.1.1 A/D データの取得には・ポーリングによる取得・割り込みによる取得・DMA による取得の3種類があり内容は下記の通りです。

ポーリングによる取得

プログラムからフラグを立てることによりデータの取得を行います。

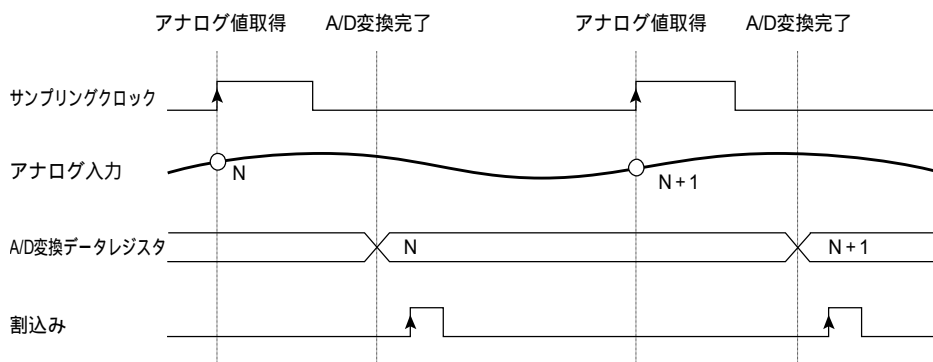
動作タイミング図



割り込みによる取得

「A/D 変換サンプリングクロック」に同期して A/D 変換が行われ、変換終了後割り込みが発生します。割り込みルーチン内でデータの取得を行います。

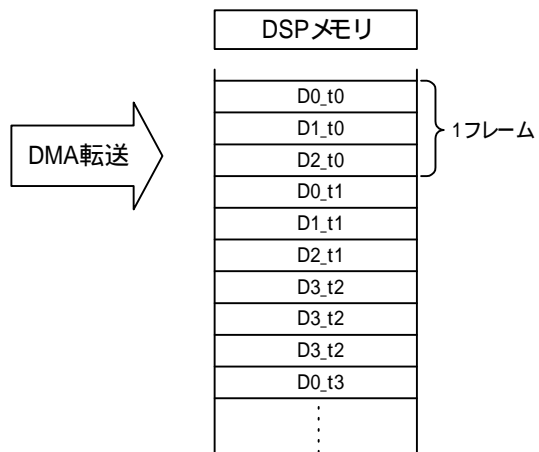
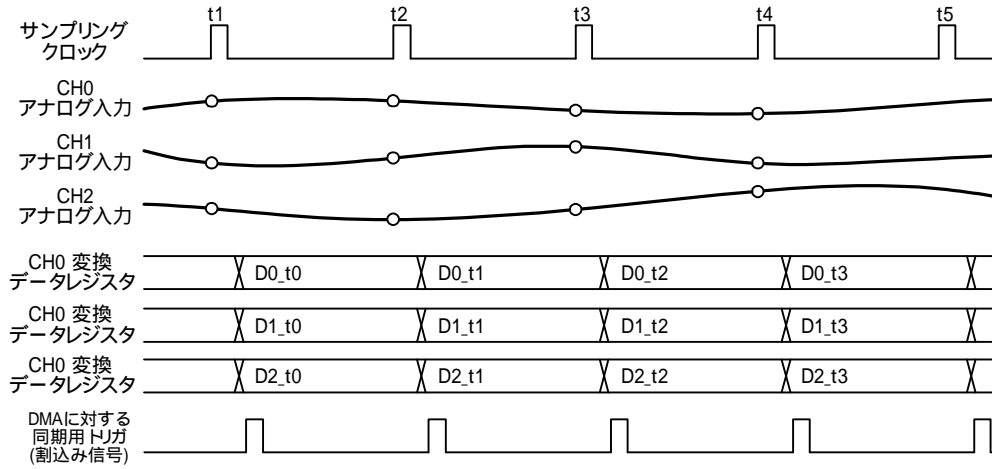
動作タイミング図



DMA による取得

転送先バッファアドレス、転送データ数などをあらかじめ指定しておき、DMA によりバックグラウンドでデータの取得を行います。

動作タイミング図



DMA 動作概要

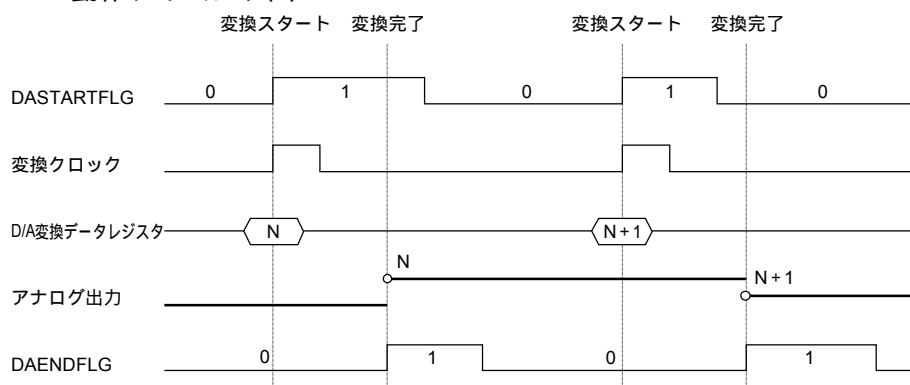
11.2 D/A 変換には・ポーリングによる変換・割り込みによる変換・DMA による変換の 3 種

類があり内容は下記の通りです。

ポーリングによる変換

プログラムからフラグを立てることによりデータの変換を行います。

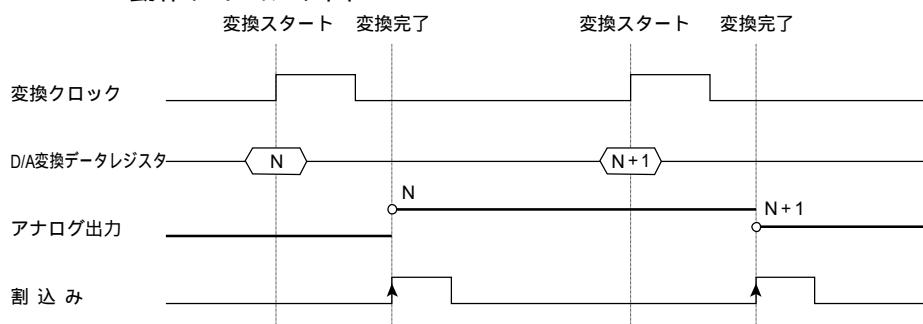
動作タイミング図



割り込みによる変換

「D/A 変換用変換クロック」に同期して D/A 変換が行われ、変換終了後割り込みが発生します。割り込みルーチン内で変換データのストアを行います。

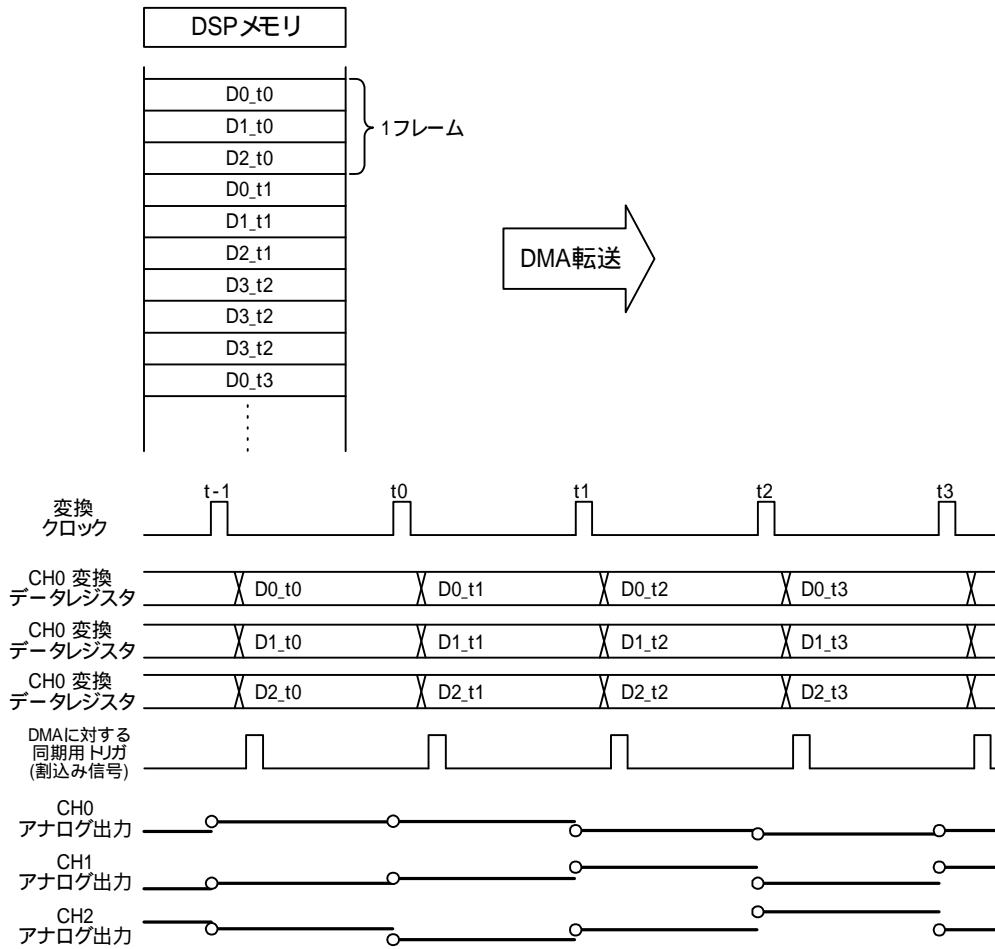
動作タイミング図



DMA による変換

転送元バッファアドレス、転送データ数などをあらかじめ指定しておき、DMA によりバックグラウンドにてデータの変換を行います。

動作タイミング図



DMA 動作概要

12. サンプルプログラム構成

thru1	AD DA のスルー <ul style="list-style-type: none"> ・ ポーリングによる取得 (プログラムによる AD, DA のスタート) ・ ディップスイッチによる設定 ・ 外部割込み(INT4~7)は使用しません。 Timer0(DSP ペリフェラル)を使用してサンプリングクロックを発生させています。
thru2	AD DA のスルー <ul style="list-style-type: none"> ・ 内部発生サンプリングクロックによる AD データの取得 ・ ディップスイッチによる設定 外部割込み(INT4)を使用
thru3	AD DA のスルー <ul style="list-style-type: none"> ・ 内部発生サンプリングクロックによる AD データの取得 ・ DSKIF(HEG)への設定は「設定レジスタ」から行う ・ 外部割込み(INT4)を使用
dma1a	DMA を使った AD データの取得 <ul style="list-style-type: none"> ・ DMA を使って 1 チャンネル AD データの取得 ・ 取得したデータを CCS グラフ機能にて表示
dma1b	DMA を使った AD データの取得 <ul style="list-style-type: none"> ・ DMA を使って 2 チャンネル AD データの取得 ・ 取得したデータを CCS グラフ機能にて表示
dma2a	DMA を使った DA データの出力 <ul style="list-style-type: none"> ・ DMA を使った 1 チャンネル DA データの出力
dma2b	DMA を使った DA データの出力 <ul style="list-style-type: none"> ・ DMA を使った 2 チャンネル DA データの出力
dma3a	DMA を使った AD DA のスルー出力 <ul style="list-style-type: none"> ・ DMA を使った 1 チャンネル AD データの取得 ・ DMA を使った 1 チャンネル DA データの出力 ・ ピンポンバッファを使用
dma3b	DMA を使った AD DA のスルー出力 <ul style="list-style-type: none"> ・ DMA を使った 2 チャンネル AD データの取得 ・ DMA を使った 2 チャンネル DA データの出力 ピンポンバッファを使用

Memo:

2007年2月2日 制定

HEG 有限会社 **平塚エンジニアリング**

〒243-0023 神奈川県厚木市戸田 1073-12

TEL:046-220-0460 FAX:046-220-0461 <http://www.heg.co.jp>

E-mail : contact@heg.co.jp